

参考資料7

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出顧公開番号

特開平4-312960

(43)公開日 平成4年(1992)11月4日

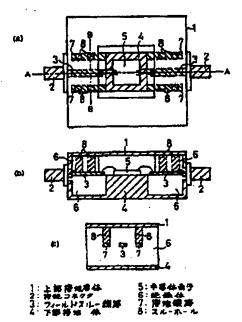
(51) Int.Cl.		識別記号		广内整理器号	FI	技術表示當所		
HOIL	23/04		F	7220-4M				
	23/12	301	Z	7352-4M				
H01P	1/00	•	Z	7741 — 5 J				
	3/08			7741 — 5 J				
•	5/08		L	7741 – 5 J			•	
						李瓷跳求	未請求	請求項の数2(全 4 頁)
(21)出票誊号		特顧平3-60221	1	· · · · · · · · · · · · · · · · · · ·	(71)出職人	00000601	3	
		•				三菱電機	株式会社	£
(22)出藏日		平成3年(1991)	3,	126日	•	東京都千	代田区划	4の内二丁目2番3号
					(72)発明者	安藤直	人	·
			٠		1	伊丹市場	第4丁	1 香地 三菱電機株式会
	•					社光・マ	イクロ	女デパイス研究所内
				•	(72) 発明者	中原 和	*	
	-		•		•	伊丹市瑞	原4丁目	3 1 番地 三菱電機株式会
						社光・マ	イクロ語	女デバイス研究所内
					(74)代理人	. 弁理士	高田 号	子 (外1名)
				•		•	•	
		•						
	•						•	•
					1			

(54) 【発明の名称】 高嵩波用パツケージ

(57) 【要約】

【目的】 フィールドスルー線路にコプレーナ線路構造 を採用し、設計自由度の大きい絶録特性を高めた高周波 パッケージを得る。

【構成】 外部回路接続用コネクタ2と半導体素子5を接続するフィールドスルー練路3の上部と下部に絶像体6を介して上部接地導体1および下部接地導体4を備え、前記フィールドスルー練路3の両側に前記上部接地導体1と前記上部の逆線体6に形成されたスルーホール8を介して接続された接地練路7を具備したことを特徴としている。



(2)



特別平4-312960

【特許擴水の範囲】

【請求項1】外部回路接続用コネクタと半導体素子を接続するフィールドスルー機器の上部と下部に絶像体を介して上部接地導体および下部接地導体を備え、前記フィールドスルー機器の両側に前記上部接地導体と前記上部の絶象体に形成されたスルーホールを介して接続された接地線路を具備したことを特徴とする高周波用パッケージ。

1

【請求項2】外部回路接続用コネクタと半導体素子を接続するフィールドスルー集路の上部と下部間に絶縁体を介して上部接地導体および下部接地導体を備え、前記フィールドスルー線路の両側に前配上部接地導体および下部接地導体と前配上部および下部の絶縁体に形成されたスルーホールを介して接続された接地線路を具備したことを特徴とする高剛波用パッケージ。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、トリプレート構造の高 周波用パッケージに関するものである。

[0002]

【従来の技術】図4(a)~(c)は従来のトリプレート構造の高周波用パッケージの一例を示す構成図である。図4において、1は上部接地導体、2は外部回路接続用コネクタ(以下、接続コネクタと略称する)、3はフィールドスルー検路、4は下部接地導体、5は半導体条子、6は絶難体である。

【0003】次に、動作について説明する。従来のトリプレート構造の高周波用パッケージは、図4(a)に示すように、下部接地等体4上へ上面にフィールドスルー線路3を形成した絶縁体6を形成し、その上面へ絶縁体6を形成した3層構造を持つ。図4(b)は、図4(a)をA-A面にて切断した断面図であり、半導体素子5は中央部を突出させた下部接地導体4の突出部上に図定され、半導体素子5とフィールドスルー線路3はワイヤ等で接続コネクタ2とフィールドスルー線路3はワイヤ等で接続される。図4(c)はフィールドスルー線路3の3層構造を明示するために図4(a)をB-B面にて切断した断面図である。

[0004]

【発明が解決しようとする課題】従来のトリプレート構造の高周波用パッケージは、フィールドスルー練路3部分がマイクロストリップ練路の形態を持つため、フィールドスルー練路3のインピーダンスを設定するにあたり、フィールドスルー練路幅と絶像体6の厚さが材料の加工特度および材質によって制限され、所望のインピーダンスをもつパッケージを設計しにくいという問題点があった。

【0005】また。同一パッケージ面に複数のフィール ドスルー 路3を持つパッケージを設計する場合には、 フィールドスルー線路間の絶縁特性を高めるためにフィールドスルー線路間隔を関ける必要があり、パッケージ サイズが大きくなるという欠点があった。また、接続コネクタ2との接続部にて変換ロスが生じる等の問題点が あった。

【0006】本発明は、上記のような問題点を解決する ためになされたものであり、鏡求項1に記載の発明は、 コプレーナ線路構造をフィールドスルー部に採用するこ とにより、設計自由度の大きい、また他のフィールドス ルー部や線路からの総裁特性を高めることができるトリ プレート構造の高周波用パッケージを得ることを目的と する。

【0007】また、譲収項2に記載の発明は、荷輪構造をフィールドスルー部に採用することにより、設計自由度の大きい。また他のフィールドスルー部や練路からの絶無特性を高めることができ、かつコネクタとの変換ロスの少ないトリプレート構造の高層波用パッケージを得ることを目的とする。

[8000]

20 【課題を解決するための手段】本発明の請求項1に係る 高周波用パッケージは、外部回路接続用コネクタと半導 体業子を接続するフィールドスルー練路部の上部と下部 に絶縁体を介して設けられた上部接地導体と下部接地導 体を其備し、前記フィールドスルー練路の両側に前記上 部接地導体と前記上部の絶縁体に形成されたスルーホー ルを介して接続された接地兼路を備えたものである。

【0009】本発明の請求項2に係る高周波用パッケージは、外部回路技統用コネクタと半導体業子を接続するフィールドスルー線路部の上部と下部に絶縁体を介して設けられた上部技地導体と下部技地導体を具備し、前記フィールドスルー線路の両側に前記上部技地導体と前記上部と下部の絶縁体に形成されたスルーホールを介して接続された接地線路を備えたものである。

[0010]

【作用】請求項1に記載の発明においては、外部回路接続用コネクタと半導体素子を接続するフィールドスルー 練路の両側に上部接地導体とスルーホールを介して接続 された接地兼路を備えたことによりコプレーナ練路構造 となり、設計自由度とフィールドスルー練路部や練路か らの絶縁特性を高め、接続用コネクタとの変換ロスを少 なくすることができる。

【0011】請求項2に記載の発明においては、外部回路接続用コネクタと半導体業子を接続するフィールドスルー報路の両側に上部接地導体および下部接地導体とスルーホールを介して接続された接地排路を備えたことにより、フィールドスルー報路部分を開軸線路化して設計自由度と他のフィールドスルー部や練路からの絶缘特性を高め、接続用コネクタとの変換ロスを少なくすることができる。



(3)

刷平4-312960

[0012]

【実施例】以下、本発明の実施例を図によって説明する。図1 (a) ~ (c) は本発明の東求項1に記載された高周波用パッケージの一実施例を示す構成図である。この図において、図4と同一符号は同一もしくは相当部分を示し、7は前記フィールドスルー線路3とコプレーナ化して形成された接地線路、8はこの接地線路7と接続されるスルーホールを示す。

【0013】図2(a),(b)は請求項2に記載された高層波用パッケージの一実施例を示す構成図である。この図において、図1と同一符号は同一もしくは相当部分を示す。この実施例はフィールドスルー報路3の両側に上部接地導体1および下部接地導体4とスルーホール8を介して接続した接地線路7を備えたものである。

【0014】次に、図1の実施例による高周波用パッケ -ジについて説明する。まず、図1(a)、(b)に示 すように、下部接地導体4上に、上面にフィールドスル ~練路3とその両側へ接地練路7を形成した絶縁体6を 形成し、その上面へ接地線路7上に開孔するように配置 され接地線路?と上部接地導体1を電気的に接続するた。20 めに内部へ導体を挿入したスルーホール8を持つ絶縁体 6 を形成し、さらにその絶縁体6の上面へ上部接地導体 1 を形成した3 層構造を持ち、フィールドスルー練路3 部分は設計自由度の大きいコプレーナ線路とみなすこと ができる。 図1 (b) は、図1 (a) をA-A面にて切 断した新面図であり、半導体素子 5 は中央部に突状に戴 出させた下部接地導体4上に固定され、半等体素子5と フィールドスルー練路3、接続コネクタ2とフィールド スルー旅路3はそれぞれワイヤ 等で接続される。図1 (c) はフィールドスルー線路3と接地線路7部分の3 層構造を明示するために、図1 (a)をB-B面にで切 断した断頭包である。

【0015】次に、関2に示した実施例による高周波用 パッケージについて説明する。なお、図2の実施例によ る高馬波用パッケージの上面図は、図1(a)に示した 実施例と同一に表示されるため省略してある。まず、図 2 (a) に示すように、下部接地導体4上に、上面にフ ィールドスルー練路3とその両側へ接地練路7を形成 し、接地練路7上に開孔するよう配置され、接地練路7 と下部接地導体4を電気的に接続するために内部へ導体 を挿入したスルーホール8を持つ絶縁体6を形成し、そ の上面に接地線路7上に開孔するよう配置され、接地線 路7と上部接地導体1を電気的に接続するために内部へ 導体を挿入したスルーホール8を持つ絶縁体8を形成 し、さらにその絶縁体6の上面へ上部接地導体1を形成 した3層構造を持ち、フィールドスルー練路3部分は、 設計自由度の大きいコプレーナ練路あるいは同軸線路と みなすことができる。図2(b)は、フィールドスルー 練路3と接地練路7の部分の3層構造を明示するため に、図1 (a) のB-B面にて切断したのと阿様な新面 図であり、半導体素子5は図1 (a) のように、中央部 に突状に彫出させた下部接地導体4上に固定され、半導 体素子5とフィールドスルー義路3,接続コネクタ2と フィールドスルー義路3はそれぞれワイヤ等で接続され る。

【0016】また、図3(a)、(b) は本発明の特徴を生かして、阿一面内に複数のフィールドスルー線路3を持つ高周波用パッケージの実施例を示す構造図である。図3(b)は、フィールドスルー線路3と接地線路7部分の3層構造を明栄するために、図1(a)をBーB面にて切断したのと同様な断面図である。

【0017】なお、図1~図3において、フィールドスルー練路3部以外のパッケージ内部形状は、どのような形態でもかまわない。また、外部との接続に接続コネクタ2以外の部品を使用しても間様の効果がある。また、同一面内におけるフィールドスルー練路3の個数は何本でもよい。さらに、接地練路7と上部接地導体1、下部接地導体4を接続するスルーホール8の個数は1個以上何個でもよい。

20 [0018]

【発明の効果】以上説明したように、請求項1に記載の 発明は、外部回路接続用コネクタと半導体素子を接続す るフィールドスルー線路部の上部と下部に上部接地導体 と下部接地導体を備え、フィールドスルー線路の両側に 上部接地導体と上部の絶縁体に形成されたスルーホール を介して接続された接地網路を具備したことにより、フィールドスルー線路部分をコプレーナ練路とすることが でき、設計自由度と他のフィールドスルー部や練路から の絶象特性を高め、接続コネクタとの変換ロスを少なく することができる。

【0019】また、請求項2に記載の発明は、外部回路 接続用コネクタと半導体来子を接続するフィールドスル ・練路部の上部と下部に上部接地導体と下部接地導体を 簡え、フィールドスルー練路の両側に上部接地導体および下部接地導体と上部および下部の絶縁体に形成された スルーホールを介して接続された接地練路を具備したことにより、フィールドスルー練路部分を開始練路とする ことができ、設計自由度と他のフィールドスルー部や練 路からの絶縁特性を高め、接続コネクタとの変換ロスを 少なくすることができる。

【図面の簡単な説明】

- 【図1】本発明の第1の実施例を示す構成図である。
- 【図2】本発明の第2の実施例を示す構成図である。
- 【図3】本発明の他の実施例を示す構成図である。
- 【図4】従来の半導体装置の構成図である。

【符号の説明】

- 1 上部接地導体
- 2 接続コネクタ
- 3 フィールドスルー 路
- 4 下部接地導体

40



(4)

特別平4-312960

5 半導体業子

5 絶縁体

7 接地裸路 8 スルーホール

